

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-298212

(43)Date of publication of application : 10.11.1995

(51)Int.Cl. H04N 7/01
H04N 3/36
H04N 5/253
H04N 7/24

(21)Application number : 06-088145

(71)Applicant : SONY CORP

(22)Date of filing : 26.04.1994

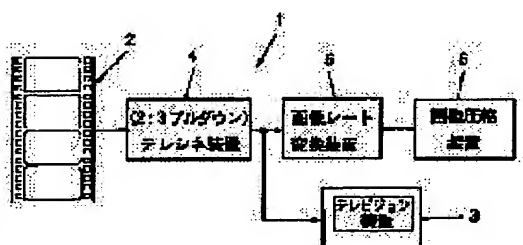
(72)Inventor : FUJISHIRO SHIGEO

(54) TELECINE DEVICE, IMAGE RATE CONVERTER AND IMAGE COMPRESSOR

(57)Abstract:

PURPOSE: To identify a redundant field generated in 2:3 pull-down.

CONSTITUTION: An image processing unit 1 is provided with a telecine device 4 that receives an image such as a movie image picked up on a film 2 as a 24Hz film video image and converts the image into a 60Hz telecine signal with a flag representing start of 2:3 pull-down telecine sequence superimposed during the vertical blanking period and displays the movie video image on the television receiver 3, an image rate converter 5 generating the telecine signal from which a redundant field is eliminated based on the flag of the telecine signal, and an image compressor 6 applying high efficiency coding to the telecine signal whose redundant field is eliminated by the image rate converter 5 to compress the image.



LEGAL STATUS

[Date of request for examination] 18.04.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-298212

(43) 公開日 平成7年(1995)11月10日

(51) Int.Cl. ⁹	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 N	7/01	J		
	3/36			
	5/253			
	7/24			

H 0 4 N 7/ 13 Z
審査請求 未請求 請求項の数 4 O L (全 7 頁)

(21) 出願番号 特願平6-88145

(22) 出願日 平成6年(1994)4月26日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 藤代 茂夫

東京都品川区北品川6丁目7番35号 ソニー株式会社内

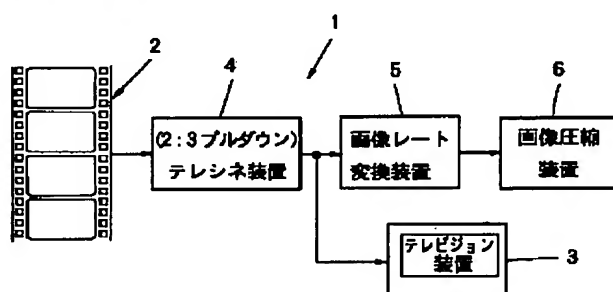
(74) 代理人 弁理士 稲本 義雄

(54) 【発明の名称】 テレシネ装置、画像レート変換装置及び画像圧縮装置

(57) 【要約】

【目的】 2 : 3 ブルダウンで発生した冗長フィールドの識別を可能とする。

【構成】 画像処理装置 1 は、フィルム 2 に撮影された、例えば映画映像を 24 Hz のフィルム映像として入力し、垂直帰線期間中に 2 : 3 ブルダウンのテレシネシーケンスの始まりを示すフラグ重畳した 60 Hz のテレシネ信号に変換してテレビジョン装置 3 に映画映像を表示させるテレシネ装置 4 と、テレシネ信号のフラグに基づいて冗長フィールドを削除したテレシネ信号を生成する画像レート変換装置 5 と、この画像レート変換装置 5 により冗長フィールドを削除したテレシネ信号を高エネルギー符号化して画像圧縮する画像圧縮装置 6 とを備えて構成される。



【特許請求の範囲】

【請求項 1】 2：3ブルダウンによりフィルム映像をテレビ信号に変換するテレシネ装置において、前記フィルム映像を前記テレビ信号に変換する場合に、前記 2：3ブルダウンのシーケンスの先頭を示すフラグを、前記テレビ信号に重畳させる、あるいは前記テレビ信号とは独立に出力することを特徴とするテレシネ装置。

【請求項 2】 前記 2：3ブルダウンのシーケンスの先頭を示す前記フラグを前記テレビ信号に重畳させる場合、前記フラグは、前記テレビ信号の垂直帰線期間中に重畳したパルス信号であることを特徴とする請求項 1 に記載のテレシネ装置。

【請求項 3】 2：3ブルダウンによりフィルム映像をテレビ信号に変換する場合に、前記 2：3ブルダウンのシーケンスの先頭を示すフラグを、前記テレビ信号に重畳させる、あるいは前記テレビ信号とは独立に出力するテレシネ装置からの前記テレビ信号のフレーム周期を変換する画像レート変換装置において、前記フラグを抽出するフラグ抽出手段と、前記フラグ抽出手段が抽出したフラグに基づいて前記テレビ信号の冗長フィールドを削除して前記テレビ信号を記憶する記憶手段と、前記テレビ信号のフレーム周期と異なる周期で前記記憶手段に記憶した、前記冗長フィールドを削除した前記テレビ信号を読み出す読み出し手段とを備えたことを特徴とする画像レート変換装置。

【請求項 4】 2：3ブルダウンによりフィルム映像をテレビ信号に変換する場合に発生する冗長フィールドを削除した、第 1 のフレーム周期の前記テレビ信号を高能率符号化する符号化手段と、前記符号化手段により高能率符号化された前記テレビ信号のフレーム周期を変換し、第 2 のフレーム周期の高能率符号化された前記テレビ信号を生成する符号化データ周期変換手段とを備えたことを特徴とする画像圧縮装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、2：3ブルダウンにより 24Hz のフィルム映像を 60Hz のテレビ信号に変換すると共に、得られたテレビ信号に高能率符号化を施すテレシネ装置、画像レート変換装置及び画像圧縮装置に関する。

【0002】

【従来の技術】近年、フィルム映像をテレビ信号に変換する装置として、図 8 に示すように、フィルム 100 に撮影された、例えば映画映像を 24Hz のフィルム映像として入力し、例えば 60Hz のテレビ信号に変換してテレビジョン装置 101 に映画映像を表示させる 2：3

ブルダウンテレシネ装置（以下、テレシネ装置という）102 が開発されている。

【0003】このテレシネ装置 102 では、2：3ブルダウンと呼ばれる方法により、フィルム映像をテレビ信号に変換（以下、変換後のテレビ信号をテレシネ信号という）しており、この 2：3ブルダウンは、フィルム映像の 1 コマ 1 コマから順次、テレビ信号の 2 フィールド、3 フィールド、2 フィールド、・・・（以下、テレシネシーケンスという）を作成する方法であり、図 9 に示すように、24Hz のフィルム映像 2 コマ（図 9

(a)）がテレビ信号の 5 フィールド（図 9 (b)）に割り当てられる。この図では、フィルム映像 2 コマ目がテレビ信号の 3 フィールド目乃至 5 フィールド目に対応しており、3 フィールド目と 5 フィールド目とは同じ信号となり、1 フィールド分が冗長フィールドとなる。

【0004】ところで、近年、画像情報を高能率符号化（データ圧縮）してデジタル信号で伝送する伝送方式が実用化しつつある。また、このように画像情報を高能率符号化してデジタル信号にすることで、コンピュータで容易に画像情報を扱うことができるので、今日、画像情報の高能率符号化技術が特に注目されている。

【0005】

【発明が解決しようとする課題】しかしながら、上述したように、テレシネ装置 102 で 2：3ブルダウンされたフィルム映像のテレビ信号を、例えば国際標準である MPEG (Moving Picture image coding Experts Group) のアルゴリズムで高能率符号化する場合、従来のテレシネ装置 102 では、2：3ブルダウンで発生した冗長フィールドを削除しないでフレーム間差分信号を符号化した場合、冗長フィールドを削除した場合に比べ、発生符号量が多く、符号化効率を落とすことになるが、従来のテレシネ装置 102 から出力されるテレビ信号においては、どのフィールド信号が発生した冗長フィールドであるかを識別することができず、高能率符号化の際に冗長フィールドを削除することができないといった問題がある。

【0006】本発明は、上記事情に鑑みてなされたものであり、2：3ブルダウンで発生した冗長フィールドの識別を可能とするテレシネ装置、このテレシネ装置の出力に基づいて冗長フィールドを削除したテレシネ信号を生成し、画像圧縮に適したテレシネ信号を得ることのできる画像レート変換装置及びこの画像レート変換装置により冗長フィールドを削除したテレシネ信号により高能率符号化（データ圧縮）して複数種類の画像圧縮を効率的に行うことのできる画像圧縮装置を提供することを目的としている。

【0007】

【課題を解決するための手段】請求項 1 に記載のテレシネ装置は、2：3ブルダウンによりフィルム映像をテレビ信号に変換するテレシネ装置において、フィルム映像

をテレビ信号に変換する場合に、2:3ブルダウンのシーケンスの先頭を示すフラグを、テレビ信号に重畳させる、あるいはテレビ信号とは独立に出力するように構成される。

【0008】請求項3に記載の画像レート変換装置は、2:3ブルダウンによりフィルム映像をテレビ信号に変換する場合に、2:3ブルダウンのシーケンスの先頭を示すフラグを、前記テレビ信号に重畳させる、あるいは前記テレビ信号とは独立に出力するテレビ装置からのテレビ信号のフレーム周期を変換する画像レート変換装置において、フラグを抽出するフラグ抽出手段(図3のフラグ抽出回路23)と、フラグ抽出回路23が抽出したフラグに基づいてテレビ信号の冗長フィールドを削除してテレビ信号を記憶する記憶手段(図3のFIFOフレームメモリ24)と、テレビ信号のフレーム周期と異なる周期でFIFOフレームメモリ24に記憶した、冗長フィールドを削除したテレビ信号を読み出す読み出し手段(図3の制御回路25)とを備えて構成される。

【0009】請求項4に記載の画像圧縮装置は、2:3ブルダウンによりフィルム映像をテレビ信号に変換する場合に発生する冗長フィールドを削除した、第1のフレーム周期のテレビ信号を高能率符号化する符号化手段(図5の標準符号器41)と、標準符号器41により高能率符号化されたテレビ信号のフレーム周期を変換し第2のフレーム周期の高能率符号化されたテレビ信号を生成する符号化データ周期変換手段(図5の2:3ブルダウン回路44)とを備えて構成される。

【0010】

【作用】請求項1に記載のテレビ装置では、フィルム映像をテレビ信号に変換する場合に、2:3ブルダウンのシーケンスの先頭を示すフラグを、テレビ信号に重畳させる、あるいはテレビ信号とは独立に出力することで、2:3ブルダウンで発生した冗長フィールドの識別を可能とする。

【0011】請求項3に記載の画像レート変換装置では、FIFOフレームメモリ24にフラグ抽出回路23が抽出したフラグに基づいてテレビ信号の冗長フィールドを削除してテレビ信号を記憶し、制御回路25によりテレビ信号のフレーム周期と異なる周期でFIFOフレームメモリ24に記憶した、冗長フィールドを削除したテレビ信号を読み出すことで、画像圧縮に適したテレビ信号を得ることを可能とする。

【0012】請求項4に記載の画像圧縮装置では、2:3ブルダウン回路44で標準符号器41により高能率符号化されたテレビ信号のフレーム周期を変換し第2のフレーム周期の高能率符号化されたテレビ信号を生成することで、冗長フィールドを削除したテレビ信号により高能率符号化(データ圧縮)して複数種類の画像圧縮を効率的に行うことを可能とする。

【0013】

【実施例】以下、図面を参照しながら本発明のテレビ装置、画像レート変換装置及び画像圧縮装置の一実施例を備えて構成される画像処理装置を説明する。

【0014】図1に示すように、本実施例の画像処理装置1は、フィルム2に撮影された、例えば映画映像を24Hzのフィルム映像として入力し、2:3ブルダウンにより、例えば60Hzのテレビ信号(以下、テレビ信号という)に変換してテレビジョン装置3に映画映像を表示させるテレビ装置4と、このテレビ装置4が出力する後述のフラグに基づいて冗長フィールドを削除したテレビ信号(以下、圧縮用テレビ信号という)を生成する画像レート変換装置5と、この画像レート変換装置5により生成された圧縮用テレビ信号を高能率符号化(データ圧縮)して画像圧縮する画像圧縮装置6とを備えて構成される。

【0015】前記テレビ装置1は、図2に示すように、2:3ブルダウンのテレビ信号シーケンス(2コマ5フィールド)の始まりを示す、垂直帰線期間中にパルス幅a、波高値c、周期a+bのパルスを複数周期挿入(重畳)したフラグを有するテレビ信号を前記画像レート変換装置5に出力するようになっている。

【0016】前記画像レート変換装置5は、図3に示すように、テレビ装置4からのテレビ信号をA/D変換するA/D変換器21と、A/D変換されたデジタルテレビ信号の同期信号に基づいて60Hz信号系及び24Hz信号系の基準クロックを生成するPLL回路22と、PLL回路22からの基準クロックに基づいてデジタルテレビ信号からフラグを抽出するフラグ抽出回路23(フラグ抽出手段)と、PLL回路22からの基準クロックに同期してデジタルテレビ信号を入力し60Hzレート書き込み/24Hzレート読み出しを行うFIFOフレームメモリ24(記憶手段)と、フラグ抽出回路23により抽出されたフラグに基づいてFIFOフレームメモリ24を制御する制御信号を生成する制御回路25(読み出し手段)とを備えて構成される。

【0017】ここで、FIFOフレームメモリ24への60Hzレート書き込み際には、2:3ブルダウンで発生した冗長フィールドの書き込みは行われずに制御される。そして制御回路25からの制御信号に基づいてFIFOフレームメモリ24から24Hzレート読み出しを行い、圧縮用テレビ信号である24Hzフレームレート信号として出力すると共に、24Hzフレームレート信号をD/A変換器26によりアナログ信号として出力するようになっている。

【0018】尚、この画像レート変換装置5では、テレビ装置4からのテレビ信号の他に予めデジタル化されているテレビ信号も入力できるようになっており、A/D変換されたデジタルテレビ信号と予めデジタル化されているテレビ信号はセレクタ27により選択され、後段のFIFOフレームメモリ24等に出力される

ようになっている。このセクタ 27 の切り換えは、例えば図示しない装置表前面に設けられたスイッチにより行われる。

【0019】前記画像圧縮装置 6 は、図 4 に示すように、前記画像レート変換装置 5 からの 24 Hz フレームレート信号を入力し高能率符号化を施す、例えば MPEG に基づく標準符号器 41 (符号化手段) と、24 Hz フレームレート信号の同期信号に基づいて 60 Hz 信号系及び 24 Hz 信号系の基準クロックを生成する PLL 回路 42 と、PLL 回路 42 により生成された基準クロックに基づき各種制御信号を生成する制御回路 43 と、標準符号器 41 により符号化された符号 24 Hz フレームレート信号に対して 2:3 ブルダウンを行い符号化された符号 60 Hz フレームレート信号を生成する FIFO フレームメモリを有する 2:3 ブルダウン回路 44 (符号化データ周期変換手段) とを備えて構成されている。

【0020】標準符号器 41 は、図 5 に示すように、24 Hz フレームレート信号に対して動き補償したフレーム間差分信号に離散コサイン変換を行う DCT (Discrete Cosine Transform) 61 と、DCT 61 により離散コサイン変換された信号を量子化する量子化回路 62 と、量子化された信号に対して可変長符号化を施す VLC (Variable Length Coding) 63 とを備え、VLC 63 の出力はバッファメモリ 64 を介して出力される。フレーム間差分信号は、逆量子化回路 65、逆 DCT 66、フレームメモリ 67 及び動き補償回路 68 等により生成されるが、この動作の詳細については公知であるので説明は省略する。

【0021】このように構成された画像処理装置 1 の作用について説明する。

【0022】テレビ装置 4 は、テレビ信号によりテレビジョン装置 3 に映画映像を表示させると共に、テレビ信号を画像レート変換装置 5 に出力する。

【0023】画像レート変換装置 5 では、テレビ信号を A/D 変換器 21 で A/D 変換し、PLL 回路 22 により A/D 変換されたデジタルテレビ信号の同期信号に基づいて 60 Hz 信号系及び 24 Hz 信号系の基準クロックを生成する。そして、フラグ抽出回路 23 で、垂直帰線期間中のテレビ信号に複数周期挿入 (重畳) した、テレビシークエンスの始まりを示すフラグ (図 2 参照) を抽出し、このフラグに基づいて制御回路 25 が制御信号を生成する。

【0024】FIFO フレームメモリ 24 へのデータの書き込み/読み出し制御を図 6 を用いて説明する。2:3 ブルダウンされた 60 Hz のデジタルテレビ信号 (図 6 (a)) は、FIFO フレームメモリ 24 のフレームメモリに格納され、1 フレーム遅延した遅延デジタルテレビ信号となる (図 6 (c))。制御回路 25 は、フラグ抽出回路 23 で抽出されたフラグに基づいて

FIFO フレームメモリ 24 のフレームメモリに格納された 2 フレームのデータ (1o, 1e, 2o, 2e) を FIFO フレームメモリ 24 の FIFO メモリへの書き込みを許可する第 1 ライトイネーブル信号 (図 6

(b)) をアクティブとし、この第 1 ライトイネーブル信号により FIFO フレームメモリ 24 の FIFO メモリに 2 フレームのデータ (1o, 1e, 2o, 2e) が書き込まれる。

【0025】次に制御回路 25 は、フラグ抽出回路 23 で抽出されたフラグに基づいて FIFO フレームメモリ 24 のフレームメモリに格納された次のフィールド (2o) が冗長フィールドと判断し、第 1 ライトイネーブル信号をノンアクティブとし、冗長フィールドの FIFO フレームメモリ 24 の FIFO メモリへの書き込みを禁止すると共に、FIFO フレームメモリ 24 に入力される現デジタルテレビ信号のフィールド (3o) の書き込みを許可する第 2 ライトイネーブル信号 (図 6

(d)) をアクティブとし、この第 2 ライトイネーブル信号により FIFO フレームメモリ 24 の FIFO メモリに現デジタルテレビ信号のフィールド (3o) が書き込まれる。

【0026】尚、第 1 ライトイネーブル信号により FIFO フレームメモリ 24 の FIFO メモリに 2 フレームのデータ (1o, 1e, 2o, 2e) を書き込む際には、第 2 ライトイネーブル信号はノンアクティブとなっている。

【0027】そして次のフィールドに対しては、第 1 ライトイネーブル信号をアクティブ、第 2 ライトイネーブル信号をノンアクティブとし、FIFO フレームメモリ 24 のフレームメモリに格納された次のフィールド (3e) を FIFO フレームメモリ 24 の FIFO メモリに書き込む。

【0028】さらに続いて、次の 2 フレーム期間は、第 1 ライトイネーブル信号をノンアクティブ、第 2 ライトイネーブル信号をアクティブとし、現デジタルテレビ信号の 2 フレーム (4o, 4e, 5o, 5e) を FIFO フレームメモリ 24 の FIFO メモリに書き込む。

【0029】尚、FIFO フレームメモリ 24 の FIFO メモリへのデータの書き込みのタイミングは、制御回路 25 からの 60 Hz のライトリセット信号 (図 6 (e)) に基づいて行われる

【0030】このようにして格納された FIFO フレームメモリ 24 の FIFO メモリからのデータの読み出しは、図 6 (f) に示す制御回路 25 からの 24 Hz のリードリセット信号に基づいて行われ、図 6 (g) に示すように、FIFO フレームメモリ 24 の FIFO メモリから 24 Hz フレームレート信号として出力される。

【0031】画像圧縮装置 6 では、画像レート変換装置 5 により得られた 24 Hz フレームレート信号を、標準符号器 41 が符号化することにより符号 24 Hz フレーム

ムレート信号を得ると共に、2:3ブルダウン回路44により符号24Hzフレームレート信号に対して2:3ブルダウンを行い符号化された符号60Hzフレームレート信号を生成する。そして得られた符号24Hzフレームレート信号あるいは符号60Hzフレームレート信号を、例えば図示しない画像記憶装置に記憶することで効率的に動画像を記憶することを可能とする。

【0032】このように本実施例の画像処理装置1によれば、テレシネ装置4においては、垂直帰線期間中のテレシネ信号にテレシネシーケンスの始まりを示すフラグを挿入（重畳）したので、2:3ブルダウンにより発生した冗長フィールドの識別が可能となる。

【0033】また、画像レート変換装置5においては、テレシネ装置4が挿入（重畳）したフラグを抽出することで、このフラグに基づいて冗長フィールドを削除したテレシネ信号を生成することができる。

【0034】さらに、画像圧縮装置6においては、画像レート変換装置により冗長フィールドを削除したテレシネ信号を高効率符号化（データ圧縮）し複数種類の画像圧縮を行うので、フレーム間差分信号を符号化する際の符号化効率を向上させることができる。

【0035】尚、フラグを垂直帰線期間中のテレシネ信号に、パルス幅a、波高値c、周期a+bのパルスを複数周期挿入（重畳）したフラグとしたが、これに限らず、垂直帰線期間中のテレシネ信号にデジタルコードを挿入（重畳）したフラグでもよい。

【0036】また、テレシネ装置1が出力するフラグは、図7(c)に示すように、例えばテレシネシーケンス（2コマ-5フィールド）の始まりに立ち下がり1フィールド期間「0」となるフラグでもよく、またテレシネシーケンスの始まりに立ち上がり1フィールド期間「1」となる信号でもよい。尚、図7(a)、(b)は、従来の図9(a)、(b)と同じであるので説明は省略する。

【0037】

【発明の効果】以上説明したように、請求項1に記載のテレシネ装置によれば、フィルム映像をテレビ信号に変換する場合に、2:3ブルダウンのシーケンスの先頭を示すフラグを、テレビ信号に重畳させる、あるいはテレビ信号とは独立に出力するので、2:3ブルダウンで発生した冗長フィールドの識別を可能とするという効果がある。

【0038】また、請求項3に記載の画像レート変換装置によれば、記憶手段にフラグ抽出手段が抽出したフラグに基づいてテレビ信号の冗長フィールドを削除してテレビ信号を記憶し、読み出し手段によりテレビ信号のフレーム周期と異なる周期でFIFOフレームメモリ24に記憶した、冗長フィールドを削除したテレビ信号を読み出すので、画像圧縮に適したテレシネ信号を得ることができるという効果がある。

【0039】さらに、請求項4に記載の画像圧縮装置によれば、符号化データ周期変換手段で符号化手段により高効率符号化されたテレビ信号のフレーム周期を変換し第2のフレーム周期の高効率符号化されたテレビ信号を生成するので、冗長フィールドを削除したテレシネ信号により高効率符号化（データ圧縮）して複数種類の画像圧縮を効率的に行うことができるという効果がある。

【図面の簡単な説明】

【図1】本発明のテレシネ装置、画像レート変換装置及び画像圧縮装置の一実施例を備えた画像処理装置の構成を示すブロック図である。

【図2】図1のテレシネ装置が出力するテレシネ信号に重畳されるフラグを説明する説明図である。

【図3】図1の画像レート変換装置の構成を示すブロック図である。

【図4】図1の画像圧縮装置の構成を示すブロック図である。

【図5】図4の標準符号器の構成を示すブロック図である。

【図6】図3の画像レート変換装置の作用を説明するタイミング図である。

【図7】図1のテレシネ装置が出力するフラグの変形例を説明する説明図である。

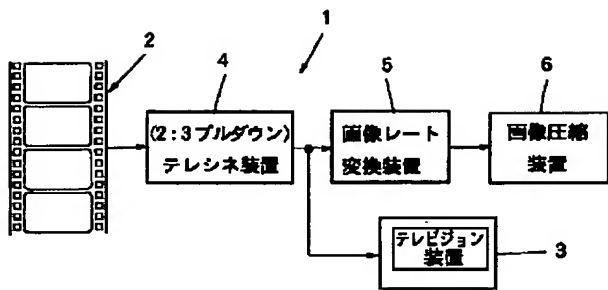
【図8】従来のテレシネ装置の構成を示す構成図である。

【図9】図8のテレシネ装置の作用を説明するタイミング図である。

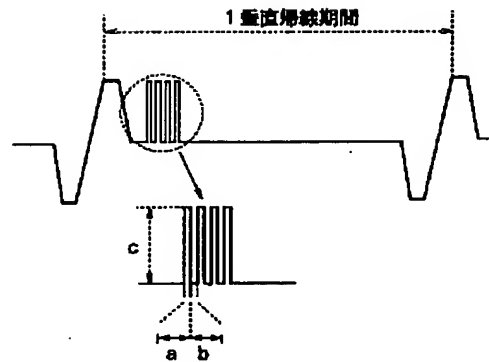
【符号の説明】

- | | |
|-------|------------|
| 1 | 画像処理回路 |
| 2 | フィルム |
| 3 | テレビジョン装置 |
| 4 | テレシネ装置 |
| 5 | 画像レート変換装置 |
| 6 | 画像圧縮装置 |
| 21 | A/D変換器 |
| 22、42 | PLL回路 |
| 23 | フラグ検出回路 |
| 25、43 | 制御回路 |
| 26 | D/A変換器 |
| 27 | セレクタ |
| 41 | 標準符号器 |
| 44 | 2:3ブルダウン回路 |
| 61 | DCT |
| 62 | 量子化回路 |
| 63 | VLC |
| 64 | バッファメモリ |
| 65 | 逆量子化回路 |
| 66 | 逆DCT |
| 67 | フレームメモリ |
| 68 | 動き補償回路 |

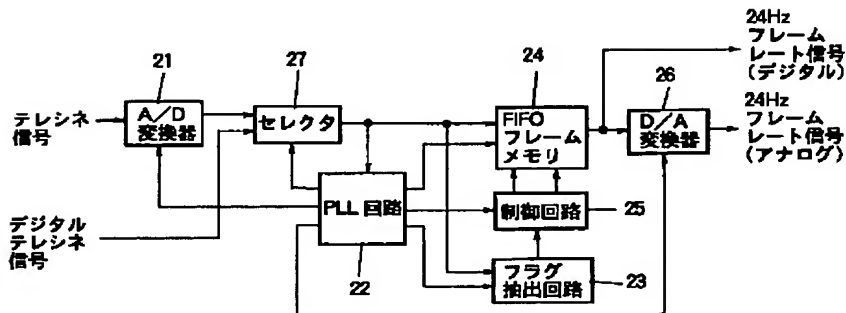
【図 1】



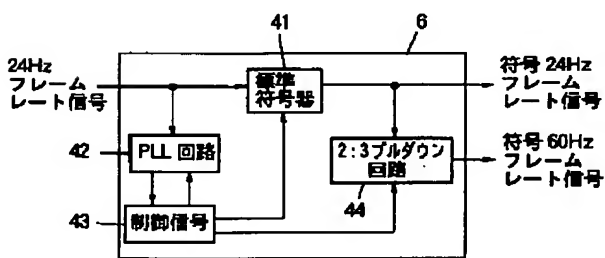
【図 2】



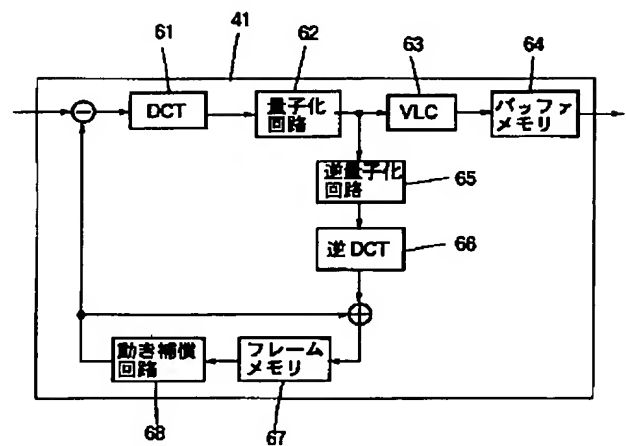
【図 3】



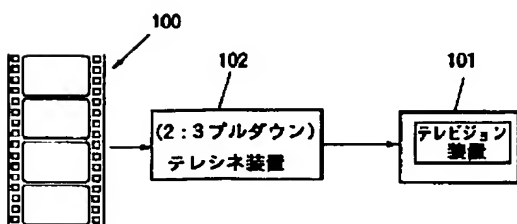
【図 4】



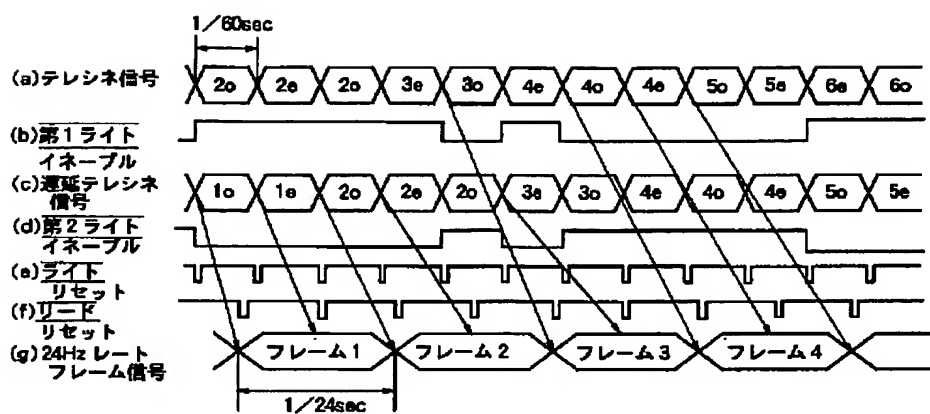
【図 5】



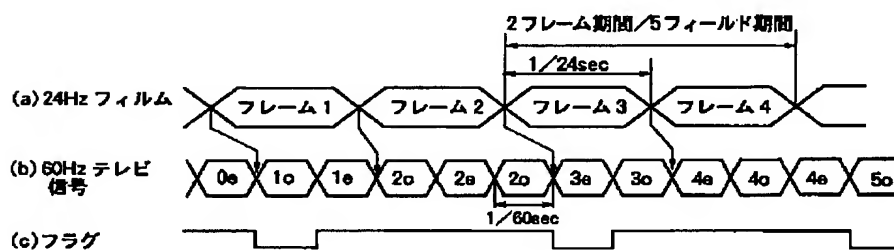
【図 8】



【図6】



【図7】



【図9】

